

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

(19)



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: 06243598 A

(43) Date of publication of application: 02.09.94

(51) Int. Cl

**G11B 20/18**  
**H03M 13/12**

(21) Application number: 05031699

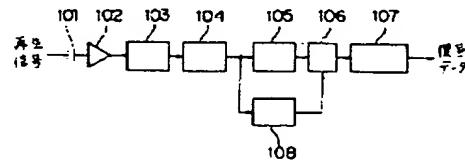
(71) Applicant: SHARP CORP

(22) Date of filing: 22.02.93

(72) Inventor: FUJIWARA TSUNEO  
YAMAGUCHI TAKESHI**(54) DATA DETECTION SYSTEM FOR OPTICAL DISK****(57) Abstract:**

PURPOSE: To reduce an error in data detection as much as possible and to reproduce the recorded digital data with high density.

CONSTITUTION: A reproduced signal from an optical disk is inputted to a PR (1, 2, 1) equalizer circuit 105 through a capacitor 101, an amplifier 102, a low- pass filter 103 and an AGC circuit 104, and is equalized to a PR (1, 2, 1) characteristic. The reproduced signal equalized to the PR (1, 2, 1) characteristic making a clock signal extracted by a clock extraction part 108 the sampling timing is A/D converted by an A/D converter 106. The data of the reproduced signal A/D converted are operated by a viterbi decoder 107 related to that the data approximate to an expected value extremely when the state transition forwards through any path in a trellis diagram, and the data are decoded to the data corresponding to the maximum likelihood path.



COPYRIGHT: (C)1994,JPO&amp;Japio

Japanese Unexamined Patent Publication No. 6-243598/1994

(Tokukaihei 6-243598) (Published on September 2, 1994)

(A) Relevance to claim.

The following is a translation of passages related to claims 20 and 22 of the present invention.

(B) Translation of the relevant passages.

[EMBODIMENTS]

[...]

[0009] Figure 1 shows the structure of a data detecting circuit according to an embodiment of the present invention. 101 is a capacitor, to one side of which is inputted a reproducing signal of digital data recorded in an optical disk (not shown); 102 is an amplifier, connected to the other side of the capacitor 101, which amplifies the reproducing signal inputted through the capacitor 101; 103 is a low pass filter, which eliminates an unnecessary high-frequency signal from the reproducing signal amplified by the amplifier 102; and 104 is an AGC (automatic gain control) circuit, which eliminates amplitude fluctuations due to fluctuations in the reflective index of the optical disk,

etc. from the reproducing signal, from which an unnecessary high-frequency signal has been eliminated by the low pass filter 103. Further, 105 is a PR(1,2,1) equalizing circuit, which equalizes into PR(1,2,1) characteristics the reproducing signal, from which amplitude fluctuations have been eliminated by the AGC circuit 104; 108 is a clock extracting section which, using a PLL (Phase Locked Loop) circuit, extracts a clock signal from the reproducing signal from which amplitude fluctuations have been eliminated by the AGC circuit 104; 106 is an A/D converter, which receives the reproducing signal from the PR(1,2,1) equalizing circuit 105 and the clock signal from the clock extracting section 108, and A/D converts the reproducing signal at each sampling point based on the clock signal; and 107 is a Viterbi demodulator, which demodulates a signal expressing the A/D converted reproducing signal from the A/D converter.

[0010] [...] The reproducing signal equalized into PR(1,2,1) characteristics by the PR(1,2,1) equalizing circuit 105 takes the form of the eye pattern shown in Figure 3, and, making use of waveform interference from the preceding and following bits, has five signal levels at the foregoing sampling points (where the phase is ..., -1, 0, 1, ...). Incidentally, the multiplication

coefficients of each of the multiplication circuits 303, 304, and 305 are set by either (a) calculating and adjusting from the waveform of the reproducing signal of an isolated bit prior to equalizing and the target waveform of the reproducing signal of an isolated bit after equalizing, or (b) by adjustment while observing, for example, an eye pattern of the reproducing signal. For example, if a single isolated bit recorded in an optical disk is reproduced, the reproducing signal thereof has a waveform like waveform A shown in Figure 4. By correctly adjusting the multiplication coefficients of each of the multiplication circuits 303, 304, and 305, the waveform A of this reproducing signal becomes a target waveform B. This waveform B has so-called PR(1,2,1) characteristics, in which amplitude ratios at the sampling points (intervals of 1 bit, shown by the arrows in Figure 4) are 2 at the center of the waveform, 1 preceding and following the center, and 0 elsewhere.

[...]

[0021] Further, in the foregoing embodiment, in the structure shown in Figure 1, the A/D converter 106 is provided after the PR(1,2,1) equalizing circuit 105, but the A/D converter may also be provided before the PR(1,2,1) equalizing circuit, and the PR(1,2,1)

-4-

equalizing circuit may be constituted by a digital filter.

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-243598

(43)公開日 平成6年(1994)9月2日

(51)Int.Cl.<sup>5</sup>

G 11 B 20/18  
H 03 M 13/12

識別記号

102

庁内整理番号

9074-5D  
8730-5J

F I

技術表示箇所

審査請求 未請求 請求項の数 1 OL (全 6 頁)

(21)出願番号

特願平5-31699

(22)出願日

平成5年(1993)2月22日

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 藤原 恒夫

大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内

(72)発明者 山口 純

大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内

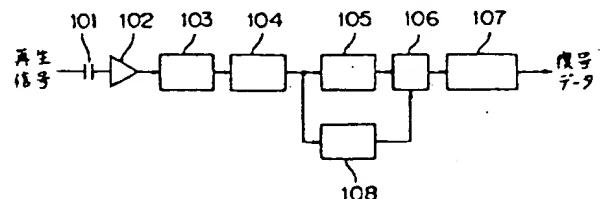
(74)代理人 弁理士 青山 茂 (外1名)

(54)【発明の名称】光ディスクのデータ検出方式

(57)【要約】

【目的】データ検出の誤りをできるだけ少なくでき、かつ、高密度に記録されたデジタルデータを再生できる光ディスクのデータ検出方式を提供する。

【構成】光ディスクからの再生信号は、コンデンサ101、アンプ102、ローパスフィルタ103、AGC回路104を経由して、PR(1, 2, 1)等化回路105に入力され、PR(1, 2, 1)特性に等化される。クロック抽出部108で抽出されたクロック信号をサンプリングタイミングとして、上記PR(1, 2, 1)特性に等化された再生信号は、A/D変換器106によりA/D変換される。このA/D変換された再生信号のデータは、ビタビ復号器107によって、トレリス線図のどのパスを通って状態遷移が進めば最もデータと期待値とが近似するか演算され、この最も確からしいパスに対応するデータに復号される。



## 【特許請求の範囲】

【請求項1】 光ディスクに記録されているデジタルデータを再生するときのデータ検出方式であって、  
パーシャルレスポンス方式を利用して、再生信号をPR  
(1, 2, 1) 特性に等化した後、  
上記PR (1, 2, 1) 特性に等化された信号をビタビ復号により最尤復号することを特徴とする光ディスクのデータ検出方式。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 この発明は、光ディスクに記録されているデジタルデータを再生する光ディスクのデータ検出方式に関する。

## 【0002】

【従来の技術】 従来、高密度記録された光ディスクの再生信号のデータ検出方式として、パーシャルレスポンス方式により再生信号をPR (1, 1) 特性に等化して、この等化された再生信号をビタビ復号により最尤復号するものがある (M.Tobita, "Viterbi Detection of Partial Response on a Magneto Optical Recording Channel"; SPIE Vol. 1663 Optical Data Storage (1992) p166-p173)。

## 【0003】

【発明が解決しようとする課題】 ところが、上記従来の光ディスクのデータ検出方式は、さらに高密度に記録されているデジタルデータを再生する場合、高周波数域のノイズの増大、データ間の相互影響により再生信号の品質が低下して、データ検出の誤り率が高くなるという問題がある。

【0004】 そこで、この発明の目的は、高密度に記録されたデジタルデータの再生時に生じる高周波数域のノイズの増大、データ間の相互影響を除去すべく、再生信号の特性をPR (1, 1) 特性とは別のPR特性であつて、PR (1, 1) 特性と比較して、孤立ビットの再生波形が時間軸方向に拡大するようなPR特性に等化して、この再生信号をビタビ復号により最尤復号することにより、特に高密度に記録されたデジタルデータについて、誤りの少ないデータ検出ができる光ディスクのデータ検出方式を提供することにある。

## 【0005】

【課題を解決するための手段】 上記目的を達成するため、この発明の光ディスクのデータ検出方式は、光ディスクに記録されているデジタルデータを再生するときのデータ検出方式であって、パーシャルレスポンス方式を利用して、再生信号をPR (1, 2, 1) 特性に等化した後、上記PR (1, 2, 1) 特性に等化された信号をビタビ復号により最尤復号することを特徴としている。

## 【0006】

【作用】 上記光ディスクのデータ検出方式によれば、光ディスクに記録されたデジタルデータの再生信号をPR

(1, 2, 1) 特性に等化する。そして、上記PR

(1, 2, 1) 特性に等化された信号をビタビ復号により最尤復号する。

【0007】 したがって、従来のPR (1, 1) 特性に等化された再生信号に比べて、PR (1, 2, 1) 特性で等化された再生信号の成分は周波数帯域の低域側にシフトして、たとえ従来より高密度に記録されたデジタルデータであっても、見掛け上、その再生信号は比較的高密度でないデジタルデータの再生信号として検出できる。また、上記再生信号の周波数特性は穏やかな遮断特性を有し、高域の信号成分を抑圧するから、高域で増加するノイズを低減する。また、上記再生信号の波形の両端の減衰振動が小さくなるから、サンプリング点が多少ずれてもデータ間の影響を少なくする。したがって、従来に比して、データ検出の誤り率を低くできると共に、より高密度に記録されたデジタルデータにおいて、誤り率を悪化させることなくデータ検出できる。

## 【0008】

【実施例】 以下、この発明の光ディスクのデータ検出方式を一実施例により詳細に説明する。

【0009】 図1はこの発明の一実施例のデータ検出回路の構成を示しており、101は図示しない光ディスクに記録されたデジタルデータの再生信号が一端に入力されるコンテンサ、102は上記コンテンサ101の他端に接続され、上記コンテンサ101を介して入力された再生信号を增幅するアンプ、103は上記アンプ102で増幅された再生信号の高域の余分な信号を除去するローパスフィルタ、104は上記ローパスフィルタ103で高域の余分な信号を除去した再生信号を光ディスクの反射率変動等による振幅変動を除去するAGC(自動利得制御)回路である。また、105は上記AGC回路104で振幅変動を除去した再生信号をPR (1, 2, 1) 特性に等化するPR (1, 2, 1) 等化回路、108は上記AGC回路104で振幅変動を除去した再生信号からPLL(フェーズロックループ)回路によりクロック信号を抽出するクロック抽出部、106は上記PR (1, 2, 1) 等化回路105からの再生信号と上記クロック抽出部108からのクロック信号とを受けて、上記再生信号を上記クロック信号に基づくサンプリング点毎にA/D変換するA/D変換器、107は上記A/D変換器106からのA/D変換された再生信号を表す信号をビタビ復号するビタビ復号器である。

【0010】 上記PR (1, 2, 1) 等化回路105は、3タップトランスマーサルフィルタからなり、図2に示すように、上記AGC回路104から振幅変動を除去した再生信号である入力信号を乗算器303により乗算した信号と、上記入力信号を遅延回路301で遅延して、乗算器304により乗算した信号と、上記入力信号を遅延回路301と遅延回路302とで遅延して、乗算器305により乗算した信号とを加算器306により加

算して、その加算結果を出力信号として出力する。この PR (1, 2, 1) 等化回路 105 によって、PR (1, 2, 1) 特性に等化された再生信号は図 3 に示すアイバターンとなり、前後の記録ビットの波形干渉を利用しているから、上記サンプリング点（位相が・・-1, 0, 1・の点）で 5 つの信号レベルとなる。なお、上記乗算器 303, 304, 305 の夫々の乗算係数は、等化前の孤立ビットの再生信号波形と、目標とする等化後の孤立ビットの再生信号波形とから算出して調節するか、再生信号のアイバターン等を観察しながら調整して設定する。例えば、光ディスクに記録された孤立した 1 ビットを再生すると、その再生信号は図 4 に示すような波形 A となる。この再生信号の波形 A は、上記乗算器 303, 304, 305 の夫々の乗算係数を正しく調節して、目標とする波形 B とする。このときの波形 B の 1 サンプリング点毎（図 4 の矢印で示す 1 ビット分の間隔）の振幅比は、波形中央が 2、その両側が 1、その他が 0 のいわゆる PR (1, 2, 1) 特性となる。したがって、上記 PR (1, 2, 1) 特性に等化後の再生信号は、PR (1, 1) 特性に比べて周波数帯域が低域側にシフトする一方、周波数特性は緩やかな遮断特性となると共に、波形両端の減衰振動が小さくなる。

【0011】上記 PR (1, 2, 1) 特性に等化され、A/D 変換器 106 により A/D 変換されたデータは、図 6 のトレリス線図に示すように、4 つの状態 S<sub>00</sub>, S<sub>10</sub>, S<sub>01</sub>, S<sub>11</sub> のたたみ込み符号と等価とみなすことができる。図 6において、矢印は状態の遷移を表し、/を挟んだ添え字は/の左側の 0, 1 がその状態遷移に対応する記録されたデジタルデータ、/の右側が状態遷移が起きたときに理想的な PR (1, 2, 1) 特性に等化された信号が取るべき期待値 d<sub>0</sub>, d<sub>1</sub>, d<sub>2</sub>, d<sub>3</sub>, d<sub>4</sub> である。

【0012】上記ビタビ復号器 107 は、図 5 に示すような構成をしており、上記 4 つの状態 S<sub>00</sub>, S<sub>10</sub>, S<sub>11</sub>, S<sub>01</sub> について、夫々、以下の演算を行い、各演算結果を用いて最尤復号して、その復号した復号データを出力する。

【0013】まず、上記状態 S<sub>00</sub> では、上記 A/D 変換器 106 により A/D 変換されたデジタルデータである入力データを受けて、図 5 に示すプランチメトリック演算器 501A は、状態 S<sub>00</sub> から状態 S<sub>00</sub> への遷移の確からしさ（以下、プランチメトリックという。）を算出する。また、上記入力データを受けて、プランチメトリック演算器 501H は、状態 S<sub>01</sub> から状態 S<sub>00</sub> への遷移のプランチメトリックを算出する。上記プランチメトリック演算器 501A からのプランチメトリックを表す信号と、後述するバスメトリックメモリ 505A からの過去の状態遷移経路（以下、バスという。）の確からしさ（以下、バスメトリックという。）を表す信号とを受け、加算器 502A はこのプランチメトリックとバスメ

トリックとを加算して、過去から現在に至るまでのバスメトリックを算出する。上記プランチメトリック演算器 501H からのプランチメトリックを表す信号と、後述するバスメトリックメモリ 505D からの過去のバスメトリックを表す信号とを受け、加算器 502H はこのプランチメトリックとバスメトリックとを加算して、過去から現在に至るまでのバスメトリックを算出する。そして、上記加算器 502A と加算器 502H からの過去から現在に至るまでのバスメトリックを表す信号を受け、比較器 503A はこれらバスメトリックのどちらが確からしいか大きさを比較し、大きい方をより確からしいとして、この比較結果を表す信号を出力する。上記加算器 502A と加算器 502H からのバスメトリックを表す信号と、上記比較器 503A からの比較結果を表す信号とを受け、選択器 504A はこれらバスメトリックの確からしい方を選択して、選択されたバスメトリックを表す信号を出力する。このように、上記加算器 502A, 502H、比較器 503A、選択器 504A は加算比較選択部（以下、ACS 部という。）を構成している。さらに、上記選択器 504A からの選択されたバスメトリックを表す信号を受け、バスメトリックメモリ 505A は選択されたバスメトリックを格納して、このバスメトリックを表す信号を出力する。なお、このバスメトリックは、次ぎの入力データを入力したときに、状態 S<sub>00</sub> から状態 S<sub>00</sub> への遷移または状態 S<sub>00</sub> から状態 S<sub>10</sub> への遷移に対する過去のバスメトリックとなる。一方、上記比較器 503A からの比較結果を表す信号を受けて、バス選択器 506A はバスメトリックの確からしい方がどのような状態遷移であったかを表す信号を出力する。

【0014】また、上記状態 S<sub>10</sub> では、上記プランチメトリック演算器 501B, 501C は入力データを受けて、プランチメトリック演算器 501B は、状態 S<sub>00</sub> から状態 S<sub>10</sub> への遷移のプランチメトリックを算出して、プランチメトリック演算器 501C は、状態 S<sub>01</sub> から状態 S<sub>10</sub> への遷移のプランチメトリックを算出する。上記プランチメトリック演算器 501B からのプランチメトリックを表す信号と、上記バスメトリックメモリ 505A からの過去のバスメトリックを表す信号とを受け、加算器 502B はこのプランチメトリックとバスメトリックとを加算して、過去から現在に至るまでのバスメトリックを算出する。上記プランチメトリック演算器 501C からのプランチメトリックを表す信号と、後述するバスメトリックメモリ 505D からの過去のバスメトリックを表す信号とを受け、加算器 502C はこのプランチメトリックとバスメトリックとを加算して、過去から現在に至るまでのバスメトリックを算出する。そして、上記加算器 502B と加算器 502C からの過去から現在に至るまでのバスメトリックを表す信号を受け、比較器 503B はこれらバスメトリックのどちらが確からしいか大きさを比較し、大きい方をより確からしいとして、

この比較結果を表す信号を出力する。上記加算器502Bと加算器502Cからのバスメトリックを表す信号と、上記比較器503Bからの比較結果を表す信号とを受け、選択器504Bはこれらバスメトリックの確からしい方を選択して、選択されたバスメトリックを表す信号を出力する。このように、上記加算器502B、502C、比較器503B、選択器504BはACS部を構成している。さらに、上記選択器504Bからの選択されたバスメトリックを表す信号を受け、バスメトリックメモリ505Bは選択されたバスメトリックを格納して、このバスメトリックを表す信号を出力する。なお、このバスメトリックは、次ぎの入力データを入力したときに状態S<sub>11</sub>から状態S<sub>01</sub>への遷移または状態S<sub>11</sub>から状態S<sub>11</sub>への遷移に対する過去のバスメトリックとなる。一方、上記比較器503Cからの比較結果を表す信号を受けて、バス選択器506Cはバスメトリックの確からしい方がどのような状態遷移であったかを表す信号を出力する。

【0015】また、上記状態S<sub>11</sub>では、上記プランチメトリック演算器501D、501Eは入力データを受けて、プランチメトリック演算器501Dは、状態S<sub>10</sub>から状態S<sub>11</sub>への遷移のプランチメトリックを算出して、プランチメトリック演算器501Eは、状態S<sub>11</sub>から状態S<sub>11</sub>への遷移のプランチメトリックを算出する。上記プランチメトリック演算器501Dからのプランチメトリックを表す信号と、上記バスメトリックメモリ505Bからの過去のバスメトリックを表す信号とを受け、加算器502Dはこのプランチメトリックとバスメトリックとを加算して、過去から現在に至るまでのバスメトリックを算出する。上記プランチメトリック演算器501Eからのプランチメトリックを表す信号と、後述するバスメトリックメモリ505Cからの過去のバスメトリックを表す信号とを受け、加算器502Eはこのプランチメトリックとバスメトリックとを加算して、過去から現在に至るまでのバスメトリックを算出する。そして、上記加算器502Dと加算器502Eからの過去から現在に至るまでのバスメトリックを表す信号を受け、比較器503Cはこれらバスメトリックのどちらが確からしいか大きさを比較し、大きい方をより確からしいとして、この比較結果を表す信号を出力する。上記加算器502Dと加算器502Eからのバスメトリックを表す信号と、上記比較器503Cからの比較結果を表す信号とを受け、選択器504Cはこれらバスメトリックの確からしい方を選択して、選択されたバスメトリックを表す信号を出力する。このように、上記加算器502D、502E、比較器503C、選択器504CはACS部を構成している。さらに、上記選択器504Cからの選択されたバスメトリックを表す信号を受け、バスメトリックメモリ505Cは選択されたバスメトリックを格納して、このバスメトリックを表す信号を出力する。なお、このバスメトリックは、次ぎの入力データを入力したときに、状態S<sub>01</sub>から状態S<sub>00</sub>への遷移または状態S<sub>01</sub>から状態S<sub>10</sub>への遷移に対する過去のバスメトリックとなる。一方、上記比較器503Dからの比較結果を表す信号を受けて、バス選択器506Dはバスメトリックの確からしい方がどのような状態遷移であったかを表す信号を受ける。

【0016】また、上記状態S<sub>01</sub>では、上記プランチメトリック演算器501F、501Gは入力データを受けて、プランチメトリック演算器501Fは、状態S<sub>11</sub>から状態S<sub>01</sub>への遷移のプランチメトリックを算出して、プランチメトリック演算器501Gは、状態S<sub>10</sub>から状態S<sub>01</sub>への遷移のプランチメトリックを算出する。上記プランチメトリック演算器501Fからのプランチメトリックを表す信号と、上記バスメトリックメモリ505Cからの過去のバスメトリックを表す信号とを受け、加算器502Fはこのプランチメトリックとバスメトリックとを加算して、過去から現在に至るまでのバスメトリックを算出する。上記プランチメトリック演算器501Gからのプランチメトリックを表す信号と、上記バスメトリックメモリ505Bからの過去のバスメトリックを表す信号とを受け、加算器502Gはこのプランチメトリックとバスメトリックとを加算して、過去から現在に至るまでのバスメトリックを算出する。そして、上記加算器502Fと加算器502Gからの過去から現在に至るまでのバスメトリックを表す信号を受け、比較器503Dはこれらバスメトリックのどちらが確からしいか大きさを比較し、大きい方を確からしいとして、この比較結果を表す信号を出力する。上記加算器502Fと加算器502Gからのバスメトリックを表す信号と、上記比較器503Cからの比較結果を表す信号とを受け、選択器504Dはこれらバスメトリックの確からしい方を選択して、選択されたバスメトリックを表す信号を出力する。このように、上記加算器502F、502G、比較器503D、選択器504DはACS部を構成している。さらに、上記選択器504Dからの選択されたバスメトリックを表す信号を受け、バスメトリックメモリ505Dは選択されたバスメトリックを格納して、このバスメトリックを表す信号を出力する。なお、このバスメトリックは、次ぎの入力データを入力したときに、状態S<sub>01</sub>から状態S<sub>00</sub>への遷移または状態S<sub>01</sub>から状態S<sub>10</sub>への遷移に対する過去のバスメトリックとなる。一方、上記比較器503Dからの比較結果を表す信号を受けて、バス選択器506Dはバスメトリックの確からしい方がどのような状態遷移であったかを表す信号を受ける。

【0017】次に、上記バス選択器506A、506B、506C、506Dからのバスメトリックの確からしい方がどのような状態遷移であったかを表す信号を受けて、バス履歴メモリ507はこれらバスメトリックの

確からしい方の状態遷移の情報を格納する。そして、順次入力データを演算して、特定数の入力データを入力すると、上記バス履歴メモリ507からの生き残ったバスを表す信号を受け、生き残りバス選択器508はこの信号を逆にたどって、最も確からしいバスを選択すると共に、この最も確からしいバスに対応するデータを復号して、復号データを出力する。すなわち、上記ビタビ復号器107は、図6に示すトレス線図に沿って、どのようなバスを通じて状態遷移が進めば最も入力データと期待値とが近似するか、入力データが入力される毎に順次決定して、最終的に生き残ったバスによりデータを復号するものである。

【0018】なお、上記ブランチメトリック演算器501A, 501B, 501C, 501D, 501E, 501F, 501G, 501Hは、次式によりブランチメトリックを計算する（計算されたブランチメトリックの値が大きいほどより確からしい）。

#### 【0019】

$$\begin{aligned} 501A &\cdots 2y_k d_0 - d_0^2 \\ 501B \text{ および } 501H &\cdots 2y_k d_1 - d_1^2 \\ 501C \text{ および } 501G &\cdots 2y_k d_2 - d_2^2 \\ 501D \text{ および } 501F &\cdots 2y_k d_3 - d_3^2 \\ 501E &\cdots 2y_k d_4 - d_4^2 \end{aligned}$$

$y_k$  : ビタビ復号器に入力されるデータ

$d_0 \sim d_4$  : 各状態遷移が起きたときに理想的な PR (1, 2, 1) 特性の信号がとるべき期待値

このように、従来の光ディスクに記録されたデジタルデータの再生信号に比べ、PR (1, 2, 1) 特性に等化された再生信号の成分は周波数特性の低域側にシフトして、たとえ高密度に記録されたデータであっても、その再生信号はビタビ復号することにより、高密度でないデータと同じように扱うことができる。また、上記再生信号の周波数特性は緩やかな遮断特性を有し、高周波数域の信号成分を抑圧するから、高周波数域で増加するノイズを低減する。また、上記再生信号の波形の両端の減衰振動が小さくなるから、サンプリング点が多少ずれてもデータ間の影響を少なくできる。したがって、従来に比してデータ検出の誤り率を低くすることができます。また、従来より高密度に記録されたデジタルデータにおいて、誤り率を悪化させることなくデータ検出ができる。

【0020】上記実施例では、上記PR (1, 2, 1) 等化回路105を構成するトランスバーサルフィルタのタップ数は3であるが、タップ数はこれに限らず、適的なタップ数にしてもよい。また、PR (1, 2, 1) 等化回路の構成はこれに限らないのは勿論である。

【0021】また、上記実施例では、図1に示す構成において、上記A/D変換器106はPR (1, 2, 1) 等化回路105の後に配置しているが、A/D変換器をPR (1, 2, 1) 等化回路の前に配置して、PR (1, 2, 1) 等化回路をデジタルフィルタで構成してもよい。

#### 【0022】

【発明の効果】以上より明らかのように、この発明の光ディスクのデータ検出方式は、光ディスクに記録されているデジタルデータを再生するとき、パーシャルレスポンス方式を利用して、光ディスクの再生信号をPR (1, 2, 1) 特性に等化した後、このPR (1, 2, 1) 特性に等化された信号をビタビ復号により最尤復号するものである。

【0023】したがって、この発明によれば、再生信号の成分は周波数特性の低域側にシフトするから、従来より高密度に記録されたデジタルデータであっても、見掛け上、再生信号は比較的高密度な記録でないデジタルデータの再生信号として検出することができる。また、上記再生信号の周波数特性はPR (1, 1) 特性で等化したものよりもより緩やかな遮断特性を有するから、高周波数域の信号成分を抑圧して、高周波数域で増加するノイズを低減できる。また、上記再生信号の波形の両端の減衰振動が小さいから、サンプリング点が多少ずれてもデータ間の影響を少なくできる。したがって、従来に比してデータ検出の誤り率を低くすることができますと共に、高密度に記録されたデジタルデータの再生においても、誤り率を悪化させることなくデータ検出することができる。

#### 【図面の簡単な説明】

【図1】 図1はこの発明の一実施例を示すブロック図である。

【図2】 図2は上記実施例のPR (1, 2, 1) 等化回路の構成図である。

【図3】 図3は上記実施例のPR (1, 2, 1) 特性に等化された信号のアイバターンを示す図である。

【図4】 図4は上記実施例の1ビットの再生信号の波形を示す図である。

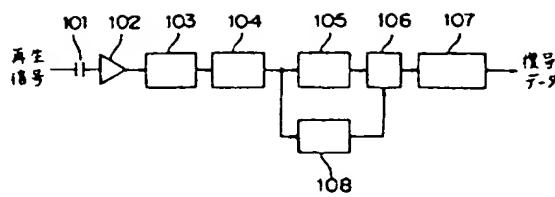
【図5】 図5は上記実施例のビタビ復号器の構成図である。

【図6】 図6は上記実施例のトレス線図である。

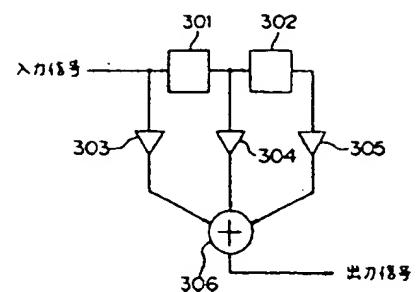
#### 【符号の説明】

101…コンデンサ、102…アンプ、103…ローバスフィルタ、104…AGC回路、105…PR (1, 2, 1) 等化回路、106…A/D変換器、107…ビタビ復号器、108…クロック抽出部。

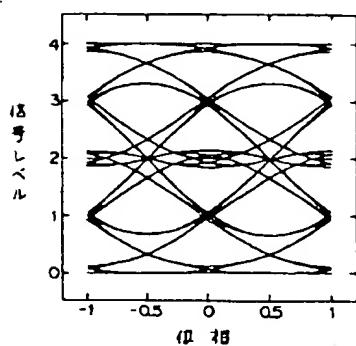
【図1】



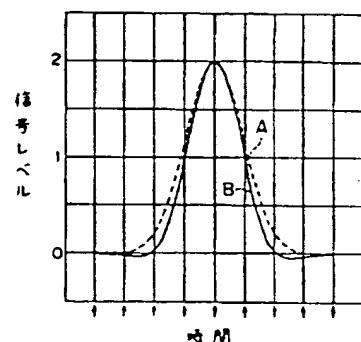
【図2】



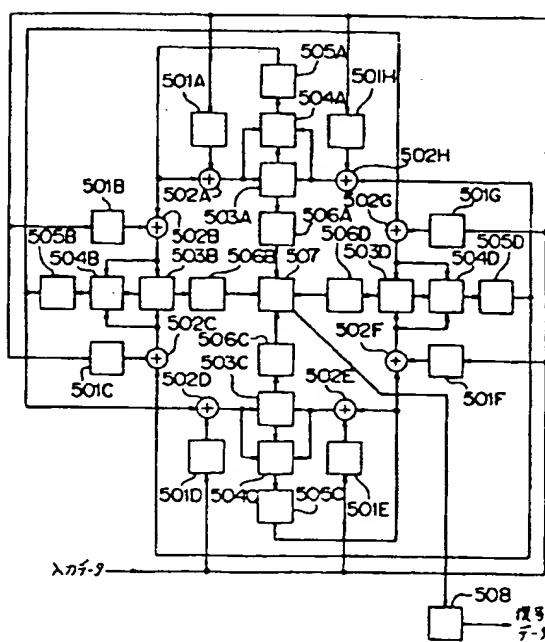
【図3】



【図4】



【図5】



【図6】

